

INSTYTUT ŁĄCZNOŚCI

**REFERATY
PROBLEMOWE**

Zeszyt 102

Henryk Kotlewski

**MODEL LABORATORYJNY CYFROWEGO TŁUMIKA ECHA
DLA CYFROWEJ TRANSMISJI DUPLEKSOWEJ
W ŁĄCZU JEDNOTOROWYM**



Warszawa 1990

621,395.664.12

INSTYTUT ŁĄCZNOŚCI

KOŁO ZAKŁADOWE STOWARZYSZENIA ELEKTRYKÓW POLSKICH

REFERATY PROBLEMOWE

Zeszyt 102

Henryk Kotlewski

MODEL LABORATORYJNY CYFROWEGO TŁUMIKA ECHA
DLA CYFROWEJ TRANSMISJI DUPLEKSOWEJ
W ŁĄCZU JEDNOTOROWYM

Warszawa 1990

5-10063

Zespół Redakcyjny:

doc. dr inż. Stanisław Sońta, mgr inż. Andrzej Stągrowski
mgr inż. Krystyna Frączek

Opracował:

mgr inż. Henryk Kotlewski

Zakład Teleinformatyki (Z-16)

Instytut Łączności O/Służewiec

02-691 Warszawa, ul. Obrzeźna 7, tel. 47-55-61 w. 370

Prace 5/16/2

BIBLIOTEKA
Instytutu Łączności:

Opiniował: inż. Stefan Jakubisiak

5-10063

Maszynopis dostarczono dnia 1990.04.06.

W artykule opisano układ cyfrowego tłumika echa, pozwalający na kompensację zjawiska echa występującego w łączy jednorodnym. Omówiono inne zasady kompensacji zjawiska echa. Wykonano pomiary zasięgu transmisji modelu laboratoryjnego cyfrowego tłumika echa i podano spostrzeżenia wynikające z tych pomiarów.

Redaktor: mgr Krystyna Juskiewicz

Montaż tekstu: Barbara Skwara

Dział Ogólnotechniczny Instytutu Łączności
Warszawa, ul. Szachowa 1
Zam. 5/16/2/91/15/90. Nakład 70 egz.

Henryk Kotlewski

MODEL LABORATORYJNY CYFROWEGO TLUMIKA ECHA
DLA CYFROWEJ TRANSMISJI DUPLEKSOWEJ
W ŁĄCZU JEDNOTOROWYM

SPIS TREŚCI

	Str.
1. Wprowadzenie	1
2. Zjawisko echa	1
3. Zasada kompensacji echa	4
4. Podstawowe założenia wstępne	11
5. Wybór przetwornika analogowo-cyfrowego	12
6. Pakiet sterujący TLUMIKCY	14
7. Pakiet przetwornika analogowo-cyfrowego i współpracy z mikrokomputerem	17
8. Konstrukcja, zmiany układowe, układy pomocnicze	25
9. Wyniki pomiarów	26
10. Uwagi końcowe	27
Wykaz literatury	29

MODEL LABORATORYJNY CYFROWEGO TŁUMIKA ECHA
DLA CYFROWEJ TRANSMISJI DUPLEKSOWEJ
W ŁĄCZU JEDNOTOROWYM

1. WPROWADZENIE

Transmisję dwukierunkową na łączach jednorodnych można uzyskać na następujących zasadach:

- 1) odwracanie kierunku transmisji sygnałów (tzw. ping-pong), z równoczesnym ograniczeniem sygnałów w funkcji czasu;
- 2) podział w pasmie częstotliwości;
- 3) kompensacji zjawiska echa.

W niniejszym artykule przedstawiono układ transmisji dwukierunkowej, wykorzystując trzecią zasadę pracy: kompensację napięcia echa przychodzącego do odbiornika.

Zrealizowano praktycznie układ cyfrowego tłumika echa, który kompensuje echo przychodzące z toru, poprzez jego wcześniejsze zapamiętanie w fazie wstępnej, określonej jako faza testu. W fazie normalnej pracy (transmisji sygnałów cyfrowych) zapamiętane echo jest odejmowane od sygnału wejściowego przychodzącego na wejście odbiornika.

Wykonano odpowiednie pomiary określające zasięgi transmisji przy szybkości 4800 bit/s.

2. ZJAWISKO ECHA

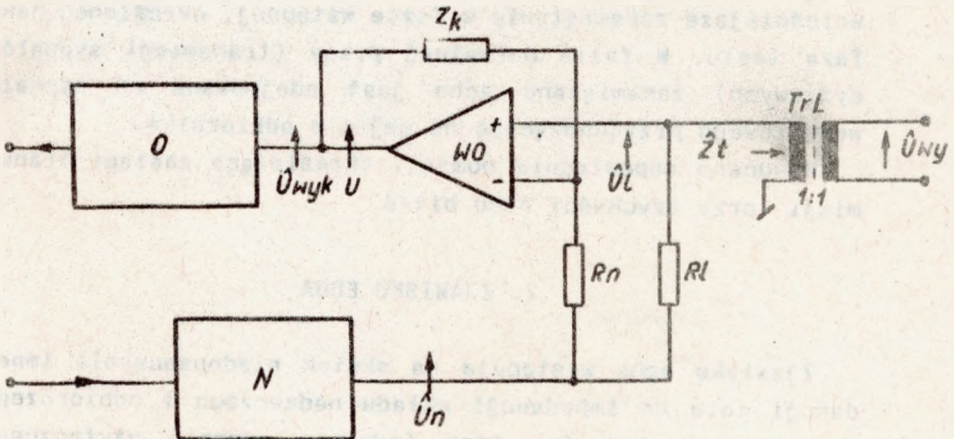
Zjawisko echa występuje na skutek niedopasowania impedancji toru do impedancji układu nadawczego i odbiorczego oraz niejednorodności toru (odbicia sygnału użytecznego podczas transmisji wzdłuż łącza).

W wyniku niedopasowania impedancji część sygnału nadawanego wraca do odbiornika w stacji, gdzie nastąpiło jego

wysłanie, zakłócając odbiór przychodzącego sygnału użytecznego (nadanego w stacji odległej). Największa część sygnału echa bierze się z braku zrównoważenia lokalnych układów rozgałęźnych.

Zastosowany w opracowaniu układ rozgałęźnika jest układem czynnym (rys. 1) i cechuje go minimalna tłumienność niezrównoważenia rzędu 12...15 dB, w pasmie częstotliwości do około 10 kHz. Na wyjściu nadajnika N znajduje się czynny filtr dolnoprzepustowy zbudowany z wykorzystaniem wzmacniacza operacyjnego: tak, że oporność wyjściowa nadajnika N jest bardzo mała, i można jej praktycznie nie uwzględniać. Napięcie na wyjściu toru \hat{U}_{wy} oraz napięcie na wejściu odbiornika \hat{U}_1 , zakładając, że transformator liniowy TrL jest "idealny", a jego przekładnia napięciowa wynosi 1:1, są równe i wynoszą:

$$\hat{U}_1 = \hat{U}_{wy} = \hat{U}_n \cdot \hat{Z}_t / (R_1 + \hat{Z}_t).$$



Rys. 1. Rozgałęźnik czynny

Napięcie \hat{U}_l jest podawane na wejście nieodwracające wzmacniacza operacyjnego WO i na jego wyjściu wynosi ono:

$$\hat{U}_{wy1} = \hat{U}_l \cdot (R_n + \hat{Z}_k) / R_n = \hat{U}_n \cdot \hat{Z}_t / (\hat{Z}_t + R_l) \cdot (R_n + \hat{Z}_k) / R_n.$$

Napięcie do kompensacji napięcia U_{wy1} jest podawane na wejście odwracające wzmacniacza operacyjnego WO, przez rezystor R_n . Napięcie to na wyjściu wzmacniacza osiąga wielkość:

$$\hat{U}_{wyk} = -\hat{U}_n \cdot \hat{Z}_k / R_n.$$

Oczywiście pełna kompensacja nastąpiłaby, gdyby w całym wymaganym pasmie częstotliwości:

$$\hat{U}_{wy1} = -\hat{U}_{wyk}.$$

Zakładając, że: $R_l = R_n = R$, po przekształceniach otrzymuje się:

$$\hat{Z}_k \cdot (\hat{Z}_k + R) = \hat{Z}_t \cdot (\hat{Z}_t + R).$$

Najłatwiej ten warunek spełnić, gdy:

$$\hat{Z}_k = \hat{Z}_t.$$

W praktyce trudno jest dobrać tak przebieg impedancji \hat{Z}_k (impedancja kompensująca), by w całym zadanym pasmie częstotliwości była ona zbliżona do impedancji toru \hat{Z}_t .

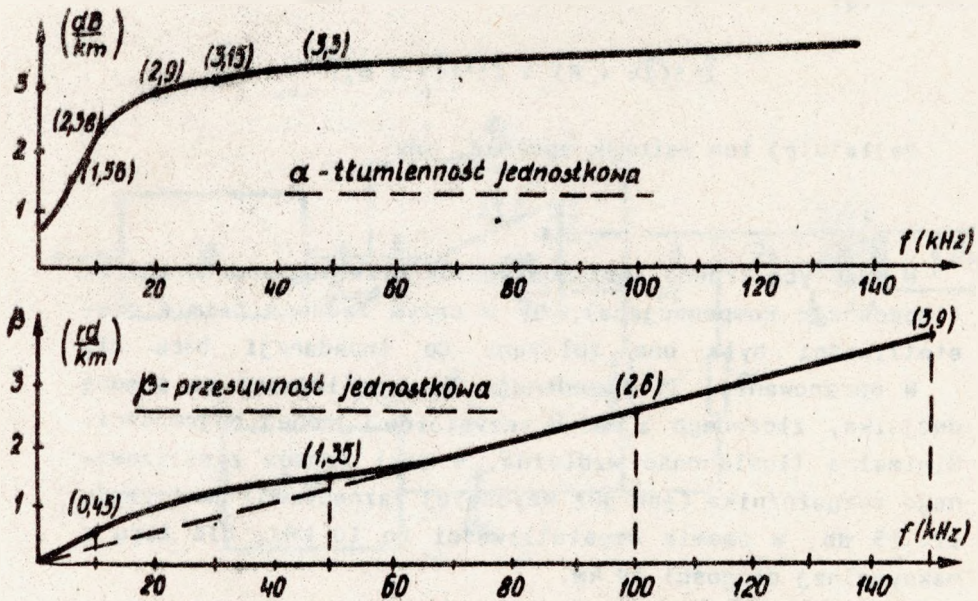
W opracowaniu Ił impedancję \hat{Z}_k zrealizowano za pomocą dwójnika, złożonego z dwóch rezystorów i jednej pojemności. Minimalna tłumienność wzdlużna, w taki sposób zrealizowanego rozgałęźnika (jak już wcześniej zaznaczono) jest rzędu 12..15 db, w pasmie częstotliwości do 10 kHz, dla toru o maksymalnej długości 30 km.

W artykule [4] zrealizowano w technologii grubowarstwowej układ scalony, będący równoważnikiem impedancji toru telefonicznego, zawierający 5 jednakowych ogniw RC.

Układ ten pozwala na realizację układu rozgałęźnika czynnego, o tłumienności wzdluznej w pasmie 300 Hz .. 3,4 kHz wiekszej od 40 dB, przy dlugosciach toru do 10 km.

3. ZASADA KOMPENSACJI ECHA

Tak jak zaznaczono wczesniej, w wyniku niezrownowania ukladow rozgalęznych oraz niejednorodnosci toru powstaja odbicie sygnalu nadawanego i czesc mocy tego sygnalu wraca do odbiornika stacji wyjsciowej, zakladajac sygnal uzyteczny pochodzacy od nadajnika z przeciwnego stacji. Symetryczne toty kablowe wykorzystywane do transmisji danych w pasmie podstawowym wprowadzaja duze zniekształcenia tłumieniowe, jak i opóźnieniowe. Na rys. 2 przedstawiono przykladowo krzywe charakteryzujace tor pod wzgledem tłumienności jednostkowej i przesuwności jednostkowej.



Rys. 2. Tłumiennosc jednostkowa i przesuwność jednostkowa symetrycznego toru kablowego

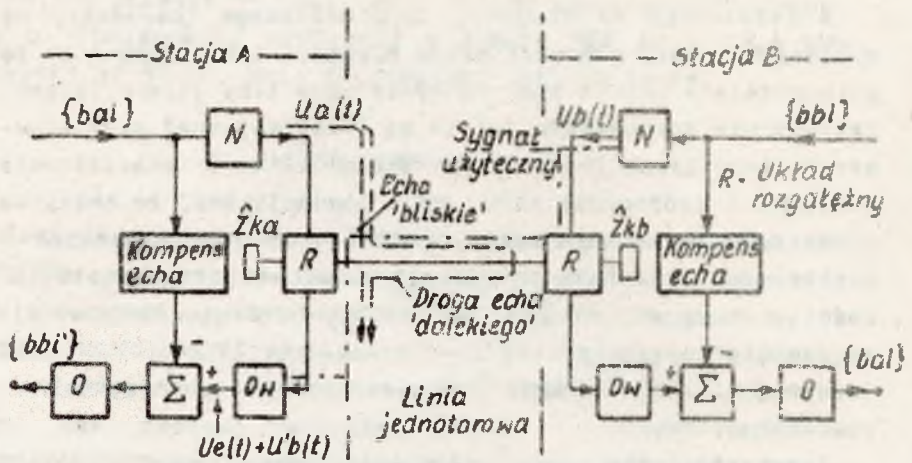
W zależności od długości toru kablowego (parametry na wykresach należy pomnożyć przez długości toru) parametry te wprowadzają w różnym stopniu wymienione typy zniekształceń. Szczególnie zniekształcenia te są "nieprzyjemne" przy większych długościach toru. Bardzo szkodliwe są zniekształcenia, związane z opóźnością toru, gdyż powodują one, że składowe widma sygnału o mniejszej częstotliwości są przesuwane w czasie zdecydowanie mocniej, niż składowe widma częstotliwości o częstotliwościach wyższych; wyrażając to inaczej: prędkość grupowa sygnałów o wyższych częstotliwościach jest dużo większa niż prędkość grupowa sygnałów o częstotliwościach niższych.

Zniekształcenia typu tłumieniowego i opóźnieniowego ograniczają zasięg i szybkość transmisji cyfrowej na łączach.

Ogólnie echo powstające na skutek wcześniej wymienionych przyczyn może być wyeliminowane poprzez wytworzenie jego przebiegu w czasie (repliki echa) i odjęcie tego przebiegu od sygnału wejściowego odbiornika. Realizowane to jest w układach kompensatorów echa (rys. 3), o różnym stopniu komplikacji. Zadaniem układu kompensacji jest wytworzenie przebiegu czasowego, będącego dokładnym powtórzeniem echa przychodzącego wraz z sygnałem wejściowym odbiornika, na wejście "+" sumatora " Σ ". Na wyjściu układu sumatora pozostaje "czysty" sygnał użyteczny $U_b(t)$, pochodzący od nadajnika przeciwległej stacji. Stopień komplikacji układu kompensatora echa zależy od wymaganej szybkości transmisji oraz zasięgów wymaganych do uzyskania.

Znane metody cyfrowej kompensacji echa sprowadzają się w zasadzie do:

- 1) zastosowania filtra transwersalnego;
- 2) metody tablicowej;
- 3) wprowadzenia fazy wstępnej, pomiaru wielkości napięcia echa.

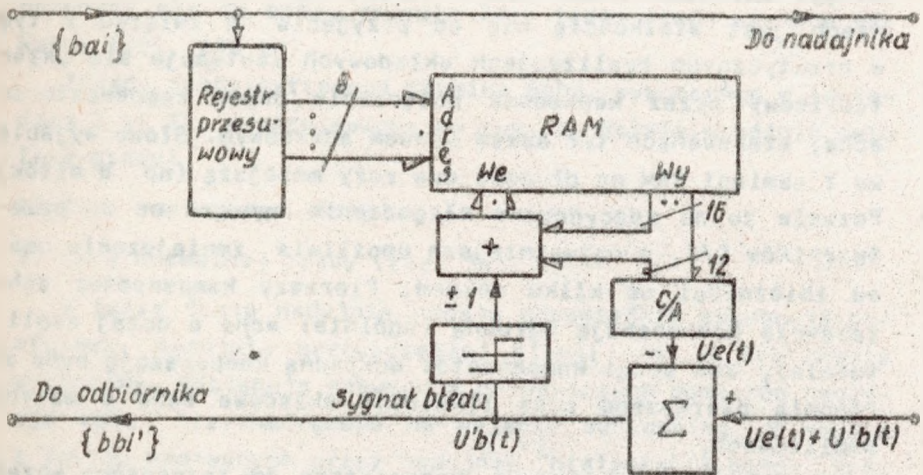


Rys. 3. Zasada eliminacji echa przy dwukierunkowej transmisji sygnałów cyfrowych w łączu jednotorowym

W przypadku metody pierwszej, tj. zastosowania filtra transwersalnego, napięcie echa jest tworzone w czasie rzeczywistym (transmisji sygnałów użytecznych), poprzez zsumowanie współczynników filtra wymnażanych przez odpowiadające im binarne elementy sygnału danych. Zastosowany jest specjalny algorytm adaptacyjny, dokonyujący obliczenia aktualnego każdego ze współczynników filtra [7]. W praktyce realizacja tego rozwiązania jest dosyć trudna, ze względu na ograniczenia czasowe. W czasie trwania pojedynczego elementu, np. przy szybkości transmisji 9600 bit/s, wynoszącego około 52 μ s i przy założeniu 16 próbek w czasie trwania tego impulsu należałoby obliczyć 128 współczynników, z których każdy jest reprezentowany przez słowa wielobajtowe. W związku z tym należałoby wykonać odpowiednią liczbę operacji sumowania słów wielobajtowych; co przy realizacji na dostępnych mikroprocesorach, natrafiłoby na trudności związane z małą szybkością pracy tych układów. Dla klasycznego mikroprocesora 8 bitowego Z80, stosowanego w podobnego typu układach; przy wykorzystaniu najszybszego wariantu realizacji (z zegarem 6 MHz), czas dodawania wynosi 1 μ s.

Zastosowanie zaś mikroprocesora 16-bitowego 8086, zmniejsza czas dodawania do 0,8 μ s. Są to czasy zbyt duże. Realizacja zaś hardwerowa układu byłaby bardzo uciążliwa.

W realizacji tablicowej [2] każda z możliwych wartości napięcia echa jest przechowywana w pamięci RAM, jako wielkość cyfrowa (rys. 4).



Rys. 4. Zasada działania tablicowego komparatora echa

Adresem tej pamięci jest ciąg nadawanych danych cyfrowych. Na podstawie nadawanego słowa danych odczytywana jest z pamięci RAM odpowiednia wartość cyfrowa odpowiedzi echa, która po przejściu przez przetwornik cyfrowo-analogowy D/C odejmowana jest od sygnału wejściowego odbiornika. Wartości odpowiedzi echa na początku nie są znane i tworzy się je w sposób adaptacyjny, na podstawie sygnału błędny, z zastosowaniem odpowiedniego algorytmu stochastycznego lub znakowego. W zależności od znaku sygnału błędny zapamiętana wartość estymanty echa jest odpowiednio korygowana o +1 lub -1. Czas tzw. zbieżności, tj. okres od czasu rozpoczęcia pracy adaptacyjnej do osiągnięcia żądanego poziomu wytłumienia echa, jest proporcjonalny do długości słów adresowych LA,

podawanych na wejście adresowe pamięci RAM (najczęściej 8 bitów) oraz długości słów wyjściowych z pamięci RAM LO (najczęściej 16 bitów). Proporcjonalność ta występuje w stopniu bardzo zależnym od wymienionych parametrów układu, do aż poprzez współczynnik $2^{(LA + LO)}$, gdzie: "A", oznacza że wyrażenie występuje za tym znakiem jest w wykładniku potęgi. Czas zbieżności, przy tak określonych parametrach osiąga wartości rzędu kilku minut; co w wielu zastosowaniach jest wielkością nie do przyjęcia. W związku z tym w praktycznych realizacjach układowych zastępuje się układ tablicowy przez kaskadowe połączenie dwóch kompensatorów echa, sterowanych tym samym słowem adresowym. Słowo wyjściowe z pamięci RAM ma długość dwa razy mniejszą (np. 8 bitów). Pozwala to na zdecydowane złagodzenie wymagań co do przetworników D/C, a najważniejsze umożliwia zmniejszenie czasu zbieżności do kilku sekund. Pierwszy kompensator echa zapewni kompensację zgrubną (ogólnie: echa o dużej amplitudzie), zaś drugi kompensator dokładną kompensację echa ze stopnie pierwszego oraz likwiduje składowe echa o małych amplitudach.

W układzie tablicowym komparatora, jak zaznaczono wcześniej występuje faza "rozruchowa", określona przez czas zbieżności. Tę fazę można zastąpić fazą pomiaru napięcia echa, tzw. fazą testu; co znacznie ułatwia realizację układową komparatora echa. To stało się podstawą przy opracowaniu w IL modelu cyfrowego kompensatora echa, dalej określanego nazwą cyfrowego tłumika echa. Wadą rozwiązania jest brak adaptacyjnego dostosowywania się do "povolnych" zmian warunków pracy. Ale wadę tę można ominąć, wprowadzając co pewien określony czas fazę testu.

Czas wykonywania testu może być znacznie krótszy od czasu zbieżności w metodzie tablicowej, gdyż podczas pomiaru stosowany jest algorytm pomiarowy, pozwalający przy minimalnej liczbie próbek określić wartość sygnału (oczywiście związane to jest ściśle z minimalnym czasem trwania jednego

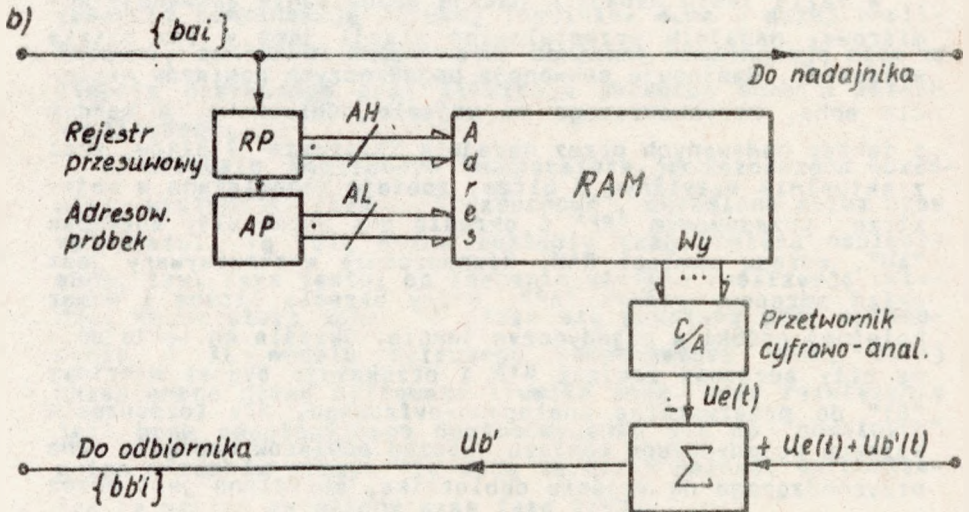
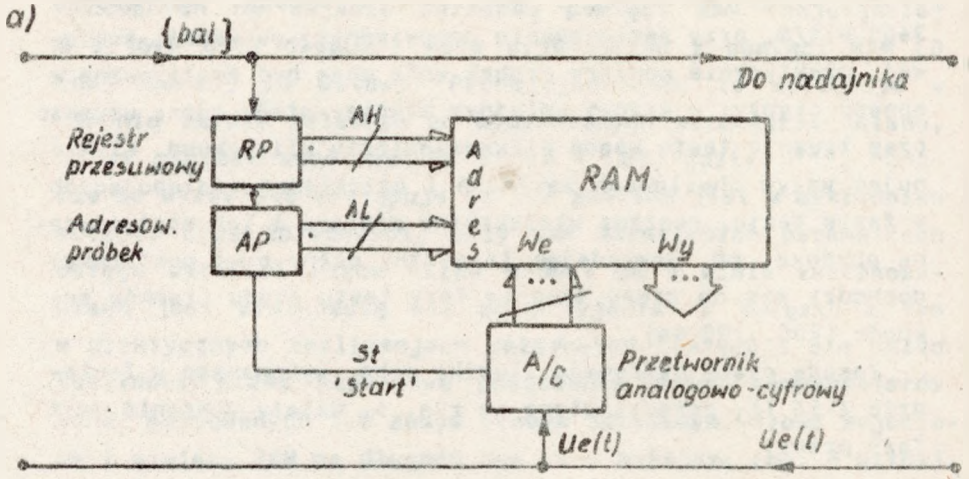
pojedynczego pomiaru). I tak, dla szybkości transmisji 9600 bit/s, przy zastosowaniu odpowiedniej sekwencji testowej, praktycznie pomiary próbek echa mogą być realizowane w sposób ciągły, w każdym kolejnym taktie; wtedy można uzyskać czas trwania testu rzędu kilkudziesięciu milisekund. Eliminując wpływ chwilowych zakłóceń i przekłamań występujących w fazie testu, poprzez wielokrotne pomiary i ich statystyczną obróbkę, np. zakładając 16-krotny pełny cykl pomiarowy; dochodzi się do czasu trwania fazy testu rzędu ułamków sekundy (200..300 ms).

Zasadę pracy cyfrowego tłumika echa, wykonanego w Zakładzie Z-16 It, przedstawiono na rys. 5. Należy wyróżnić dwie fazy pracy:

- 1) fazę testu (rys. 5a);
- 2) fazę normalnej pracy (rys. 5b).

W fazie testu nadajnik nadaje odpowiednie sekwencje pomiarowe; nadajnik przeciwległej stacji jest w tym czasie wyłączony. Następuje sekwencja pojedynczych pomiarów napięcia echa, przychodzącego na wejście odbiornika. W każdym z taktów nadawanych przez nadajnik "historia" 7 bitów, wraz z aktualnie wysyłanym 8 bitem, zostaje zapamiętana w rejestrze przesuwowym "RP" i określa ona górne bity adresowe "AH", adresu pamięci RAM. Równocześnie wysterowywany jest układ adresowy próbek "AP", który określa liczbę i numer kolejnej próbki w pojedynczym taktie. Określa on także dolne bity adresowe pamięci RAM i przekazuje sygnał startowy "ST" do przetwornika analogowo-cyfrowego, dla rozpoczęcia każdego pojedynczego pomiaru. Liczba pomiarów napięcia echa przychodzącego na wejście odbiornika, określona jest przez liczbę możliwych sekwencji słów 8 bitowych (maksymalnie: 256) oraz liczbę pomiarów w każdym taktie (np. 16, 32).

W celu wyeliminowania zakłóceń i przekłamań, jest wykonywana odpowiednia duża liczba sekwencji pomiarowych, (np. 16, 32) i wyniki uzyskanych pomiarów są poddane odpowiedniej obróbce.



Rys. 5. Zasada pracy
cyfrowego tłumika echa

a) faza tekstu; b) faza transmisji danych

W fazie normalnej pracy (transmisji dwukierunkowej sygnałów cyfrowych), replika napięcia echa zapamiętana w postaci

cyfrowej w pamięci RAM jest odtworzona do postaci analogowej poprzez połączenie wyjścia pamięci RAM z odpowiednim przetwornikiem cyfrowo-analogowym "C/A". Sygnał otrzymywany na wejściu odbiornika, składający się z sygnału użytecznego " $U_b(t)$ ", nadawanego od nadajnika odległej stacji oraz napięcia echa " $U_e(t)$ ", jest podany na wejście "+" sumatora " Σ ". Na wejście "-" tego sumatora jest podana replika echa, odtworzonego z pamięci RAM. Na wyjściu sumatora uzyskiwany jest tylko sygnał użyteczny " $U_b(t)$ ". Precyzja, z jaką kompensuje się echo, zależy od wielu czynników. Jednym z podstawowych czynników jest rozdzielczość układu pomiarowego, mierzona liczbą bitów w zastosowanych przetwornikach A/A, i tak np. przy 8 bitowym przetworniku liczba skoków kwantyzacji wynosi 256.

4. PODSTAWOWE ZAŁOŻENIA WSTĘPNE

W opracowaniu założono, że cyfrowy tłumik echa będzie analizował echo pochodzące od 8 taktów generatora podstawowego. Założenie to zakłada więc, że nie ma wpływu pierwszego bitu z siedmiu wysłanych bitów "historii", na aktualny pomiar odbywający się przy wysłanym 8 bicie.

Założono wstępnie, że maksymalna szybkość transmisji wynosić będzie 9600 bit/s, ale jeśli możliwości układowe na to nie pozwolą, to należy ją zmniejszyć do 4800 bit/s. W czasie trwania jednego taktu generatora podstawowego powinno być wykonanych 16 pojedynczych pomiarów.

W układzie tłumika cyfrowego proponuje się zastosowanie układów ogólnie dostępnych.

Założenie wstępne, co do wykonania 16 pojedynczych pomiarów w czasie trwania jednego taktu podstawowego (ok. 52 μ s), wyklucza zastosowanie do tego celu klasycznych układów mikroprocesorowych (typu 8080), gdyż najkrótszy czas wykonania pojedynczej instrukcji w tych układach jest rzędu 1 μ s. Na każdy pomiar przypada kilka instrukcji mikroprocesorowych oraz wymagany czas zapisu do pamięci RAM; co

przekracza sumaryczny czas, jaki może być przeznaczony na pomiar (rzędu $3 \mu s$). Rozwiązanie układu pomiarowego w sposób hartwerowy, przy nadrzędnym mikroprocesorowym sterowaniu całego urządzenia, byłoby najlepszym rozwiązaniem zagadnienia. Mała wartość czasu pojedynczego pomiaru, "zmusze do szukania" dla układu pomiarowego szybkich przetworników analogowo-cyfrowych, które przy wymaganych czasach przetwarzania można zrealizować tylko drogą hardwerową.

Założono, że będzie wykonywanych 256 serii pomiarów po 16 pomiarów w każdej. Wyniki pomiarów dla tych 256 serii będą zapisywane w pamięci RAM o odpowiedniej pojemności. Będzie możliwość wykonania pewnej zadanej programowo sekwencji ww. 256 serii pomiarowych (np. 16), pobranie wyników tych pomiarów, ich przetworzenia i następnie "załadowania" z powrotem w pamięci RAM. Założono wykorzystanie do tego celu mikrokomputera AMSTRAD CPC 6128, będącego na wyposażeniu Zakładu Z-16, którego parametry bardzo dobrze nadają się do wyżej wymienionego zadania. Mikrokomputer CPC 6128 AMSTRAD posiada odpowiednie wyjścia rozszerzające, pozwalające na współpracę z urządzeniami zewnętrznymi o 8 bitowej szynie danych.

Wysterowanie układu przetwornika oraz przetworzenie wyników pomiarowych 16 sekwencji pomiarowych zrealizowano, opracowując odpowiedni program, w podstawowym języku tego mikrokomputera: BASIC-u.

Z wstępnych ustaleń wynika ogólny podział tłumika echa na: zespół sterujący, zespół cyfrowo-analogowy, zespół współpracy z mikrokomputerem oraz układy pomocnicze. Przy pomiarach założono wykorzystanie modemu opracowanego w ZAKŁADZIE Z-16 Ił.

5. WYBÓR PRZETWORNIKA ANALOGOWO-CYFROWEGO

Jednym z najważniejszych zadań przy opracowywaniu układu pomiarowego jest odpowiedni wybór przetwornika analogowo-cyfrowego (A/C). Obecnie na świecie produkowane są nastę-

pujące typy przetworników: przetworniki z podwójnym lub po-
 czwórnym całkowaniem, przetworniki napięcie-częstotliwość,
 przetworniki z kompensacją wagową i przetworniki typu
 "flash". Pierwsze dwa typy przetworników nie nadają się
 do przedstawianego opracowania, ze względu na zbyt duży
 czas przetwarzania, wynoszący zwykle powyżej 20..40 ms.
 Przetworniki typu "flash", czyli tzw. "błyskawiczne",
 cechuje bardzo mały czas przetwarzania (rzędu 10..50 ns),
 przy ograniczonej rozdzielczości. Łącząc umiejętnie w
 sposób kaskadowy te przetworniki można uzyskać większe
 rozdzielczości (np. 12-bitową rozdzielczość, przy czasie
 przetwarzania 500 ns). Ia grupa przetworników ostatnio jest
 coraz bardziej rozpowszechniana, ale obecnie ceny ich są
 jeszcze stosunkowo wysokie.

Najbardziej odpowiednim typem przetwornika do zastoso-
 wania pozostał typ przetwornika z kompensacją wagową.
 W grupie przetworników monolitycznych są one najliczniejsze.
 Cechuje je czas przetwarzania rzędu od 500 ns do 50 μ s,
 przy rozdzielczościach od 8 do 14 bitów i przy stosunkowo
 dostępnych cenach. Projektowany układ pomiarowy wymaga
 czasu pomiaru rzędu 1..2 μ s; a więc odpowiedni dobór prze-
 twornika z tej grupy spełnia wymagania. Jako standardowy
 przetwornik obecnie produkowany można wymienić układ
 12 bitowy typu AD574A (firmy amerykańskiej Analog Devices),
 składający się z dwóch chipów monolitycznych umieszczonych
 w jednej obudowie, o czasie przetwarzania 25 μ s. Krótkim
 czasem przetwarzania rzędu 3 μ s, przy 12 bitowej rozdziel-
 czości cechuje się układ przetwornika monolitycznego typu
 Am6112, opracowany w firmie Advanced Micro Devices. Układ
 ten dorównuje przetwornikom hybrydowym (najczęściej dużo
 droższym od przetworników analogowych), mającym czasy
 przetwarzania rzędu pojedynczych μ s, przy rozdzielczości
 12 bitów.

W przedstawianym rozwiązaniu korzystne byłoby zastosowanie
 przetwornika analogowo-cyfrowego monolitycznego, bądź hybry-

dowego, który realizowałby całość pomiaru, bez udziału dodatkowych układów.

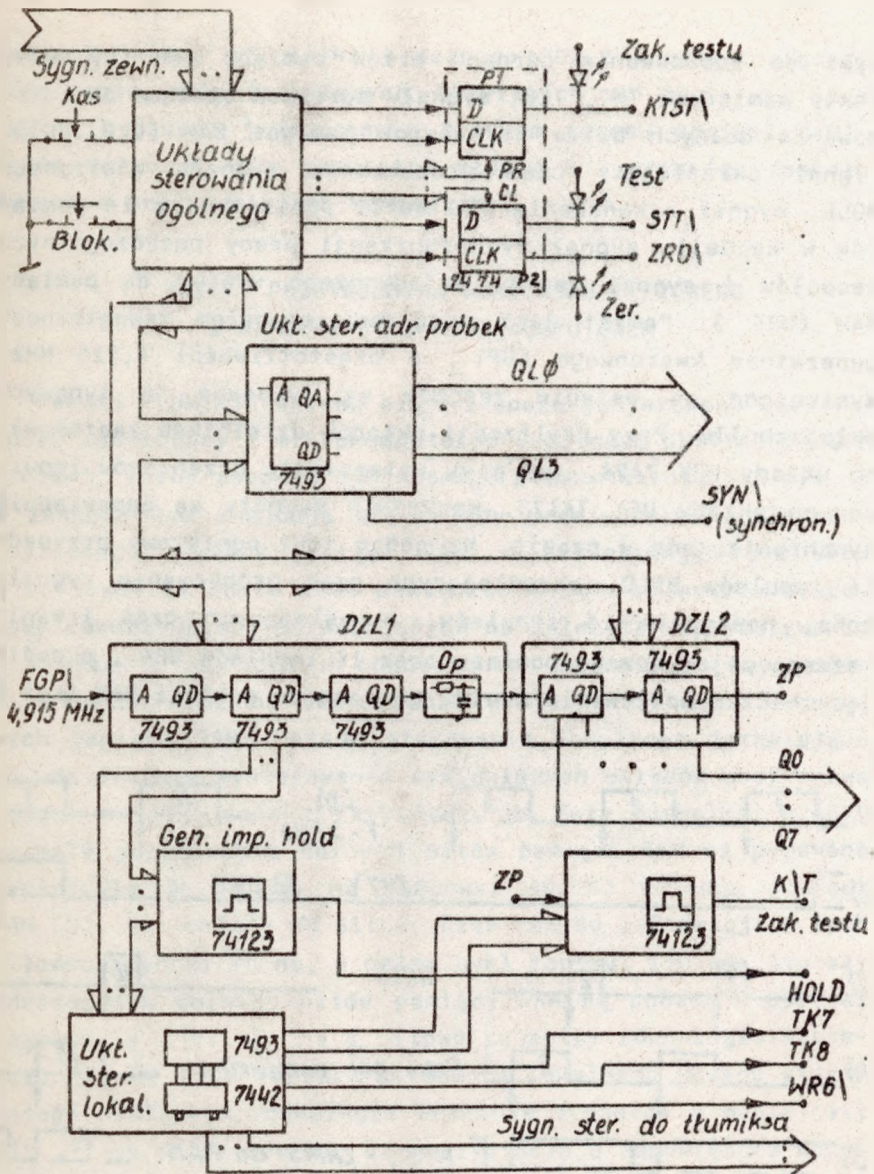
Zdecydowano się na zastosowanie układów firmy TESLA, które są dostępne na naszym rynku, przy stosunkowo przystępnych cenach. Mają one parametry odpowiadające wymaganiom stawianym projektowanemu układowi pomiarowemu. Wadą jest to, że przetwornik analogowo-cyfrowy należy składać z kilku układów, narażając się na problemy typu "złego przewodzenia mas", zakłóceń i sprzężeń pasozytniczych. Zastosowano następujące układy:

- 1) układ przetwornika cyfrowo-analogowego MDAC 08, odpowiednik układu DAC 08, o bardzo małym czasie przetwarzania, wynoszącym 85 ns;
- 2) układ rejestru aproksymacyjnego MHB 1402, odpowiednik układu AM 2502, o maksymalnej częstotliwości zegara równej 15 MHz;
- 3) układu źródła napięcia MA6 01, odpowiednik układu REF-01, o precyzyjnym napięciu odniesienia równym 10.0 V.

Na podstawie wyżej wymienionych 3 podstawowych układów firmy TESLA oraz stosując odpowiednio szybkie układy pozostałe, możliwe jest uzyskanie minimalnego czasu przetwarzania przetwornika rzędu 2 μ s.

6. PAKIET STERUJĄCY TŁUMIKCY

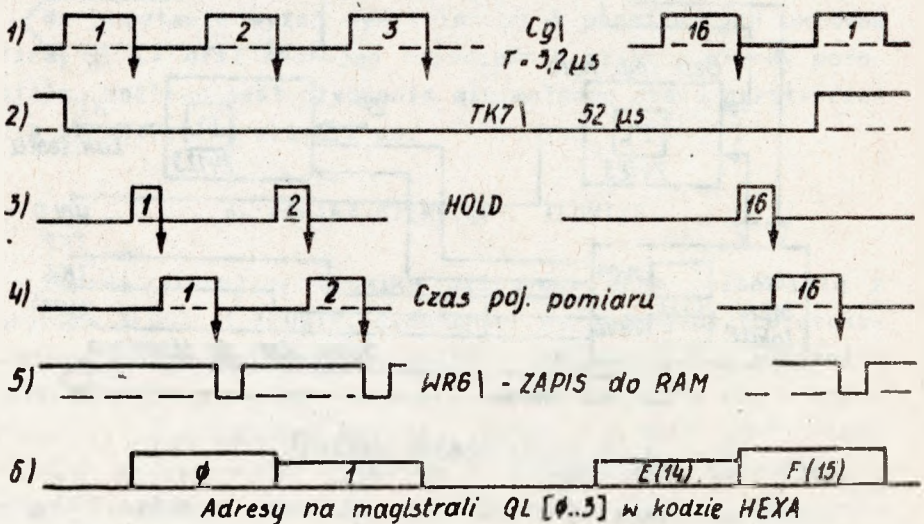
Zespół sterujący tłumika cyfrowego echa składa się z układów TLUDZL i TLUSTR, wykonanych na jednej płytce drukowanej, określonej nazwą TŁUMIKCY. Dokładny opis wymienionych układów oraz ich schematy ideowe znajdują się w opracowaniu [3]. Zadaniem układów TLUDZL i TLUSTR jest wytworzenie podstawowych sygnałów i przebiegów, decydujących między innymi o rozpoczęciu i zatrzymaniu pracy, kasowaniu ogólnym tłumika cyfrowego echa i właściwym synchronizowaniu i wysterowaniu pozostałych układów (szczególnie układu pomiarowego) (rys. 6).



Rys. 6. Schemat ogólny pakietu TLUMKCY

Wytworzone zostają w tym pakiecie m.in. sygnały: $2F\backslash$ -- generatora podstawowego (ok. 52 μ s), sygnały słów 8 bitowych wysyłanych do toru, będących jednocześnie adresami, służą-

cymi do adresowania górnych bitów pamięci RAM (Q0..Q7), takty pomiarowe TK7, TK8, sygnały adresowe służące do adresowania dolnych bitów adresowych pamięci RAM (QL0..QL3), sygnał określający czas próbkowania sygnału mierzonego HOLD, sygnał zakończenia 256 serii pomiarów (po 16 pomiarów w każdej), sygnał synchronizacji pracy poszczególnych zespołów i sygnał zapisu pojedynczego wyniku do pamięci RAM (WR6). Pakiet jest napędzany sygnałem zewnętrznego generatora kwarcowego FGP\, o częstotliwości 4,915 MHz. Wymienione na wstępie zespoły są wykonane na typowych układach TTL. Przy realizacji układów dzielników zastosowano układy UCY 7494, zaś przy wytwarzaniu przebiegów impulsowych układy UCY 74123. Wszystkie sygnały są odpowiednio synchronizowane w czasie. Na jeden takt pomiarowy przypada 16 impulsów HOLD, określających czas próbkowania sygnału echa, następnie 16 impulsów, określających czas trwania każdego pojedynczego pomiaru oraz 16 impulsów WR6, określających czas wpisywania wyniku pomiaru do pamięci RAM (rys.7).

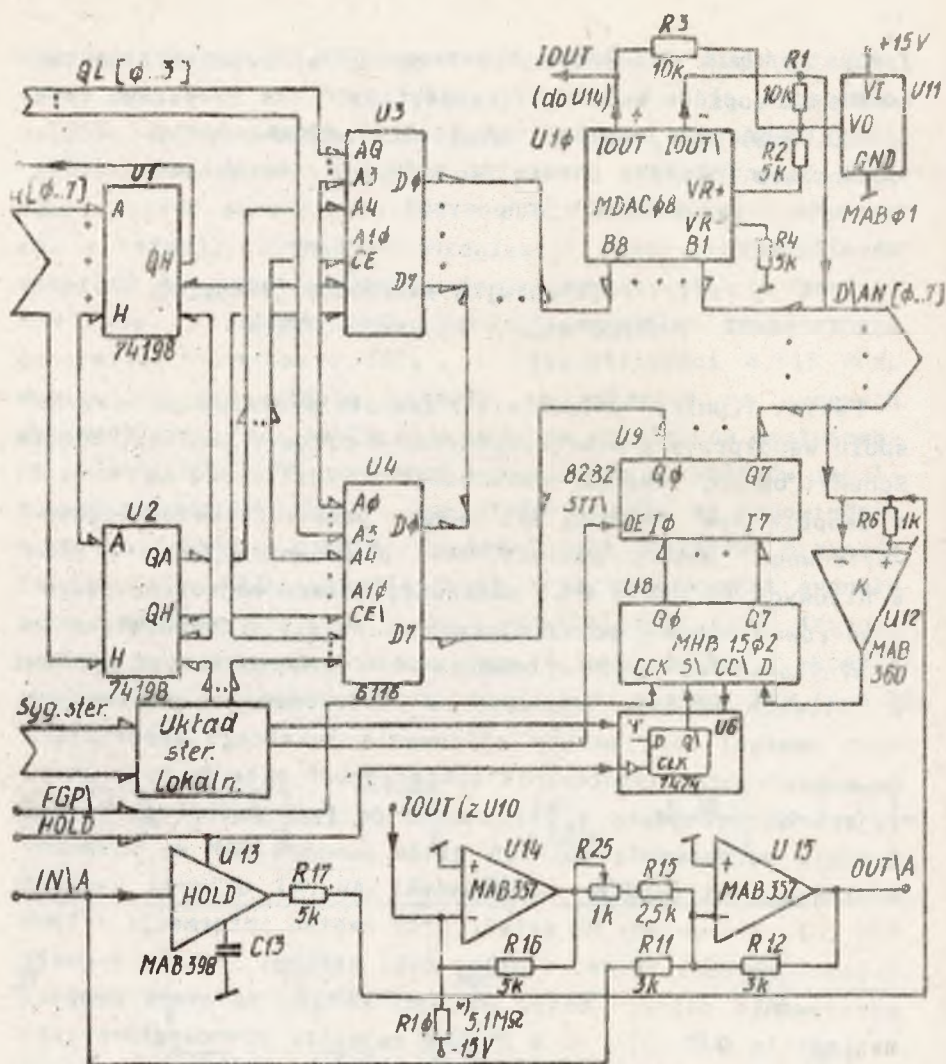


Rys. 7. Przebiegi czasowe w pakiecie TLUMIKCY, dotyczące sterowania serią pomiarów

Zamiast układu dzielnika binarnego "DZL2", wytwarzającego kombinacje słów 8 bitowych wysyłanych do toru, na czas testu (będącego jednocześnie źródłem adresu pamięci RAM), można dołączyć inny generator słów 8 bitowych (co zostało wykonane przy pomiarach końcowych).

7. PAKIET PRZETWORNIKA ANALOGOWO-CYFROWEGO I WSPÓŁPRACY Z MIKROKOMPUTEREM

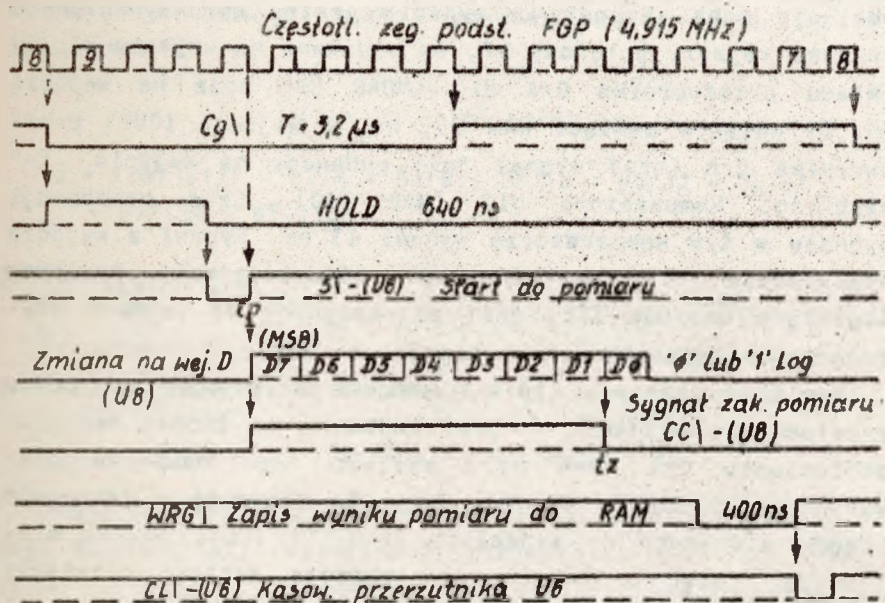
Pakiet TLUMIKSA składa się z zespołu pomiarowego oraz zespołu współpracy z mikrokomputerem 8-bitowym AMSTRAD CPC 6128. Schemat ogólny zespołu pomiarowego przedstawiono na rys. 8. W zespole tym znajdują się układy przetwornika analogowo-cyfrowego, układy pamięci RAM, o organizacji 2048 słów 8 bitowych (w sumie 4 kB pamięci), układy rejestrów szeregowo-równoległych, pozwalających na należyte zapamiętywanie i wysyłanie do toru w odpowiednich momentach czasu słów 8 bitowych oraz na odpowiednie wysterowanie szyn adresowych pamięci RAM, układy sterowania lokalnego pozwalające na odpowiednie wysterowanie wymienionych układów oraz pozwalające na przejście z fazy testu do fazy normalnej pracy. Sygnały adresowania dolnych bitów pamięci RAM są podawane magistralą QL [0..3] na końcówki A0..A3 układów pamięci RAM (U3, U4--układy HM 6116). Czas zapisu informacji w tych układach wynosi 90 ns, a pełny cykl zapisu: 150 ns. Sygnały adresowania dolnych bitów pamięci RAM są podawane poprzez magistralę Q [0..7] na 8 bitowe rejestry równoległo-szerokowe U1, U2 (UCY 74198). Za pomocą lokalnego układu sterującego następuje równoległe wpisanie sygnałów z magistrali Q [0..7] do rejestrów U1, U2, oczywiście w odpowiednio wyznaczonych do tego celu momentach czasu. Za pomocą sygnału generatora podstawowego, o częstotliwości 2FW, następuje przesuwanie sygnałów logicznych w rejestrze U1 (w fazie tekstu) i w rejestrze U2 (podczas trybu normalnej pracy). Z wyjścia OH układu U1 i wyjścia QA układu U2 sygnały cyfrowe są podawane na odpowiednie układy nadajnika, w celu



Rys. 8. Schemat ogólny zespołu pomiarowego

wysłania do toru. Zapis informacji do pamięci RAM, w fazie testu następuje poprzez podanie sygnału WR6 ("0" logiczne), trwającego ok. 400 ns, na wejście WE układów U3 i U4 (przy wejściach OE na poziomie "1" logicznej). Odczyt numeracji podczas normalnej pracy następuje z pamięci RAM poprzez podanie na wejście OE układów U3, U4 sygnału "0" logicznego.

W tej fazie następuje blokada wyjść Q0..Q7 układu rejestru buforowego U9 (8282), poprzez podanie sygnału "1" log. na wejście "OE" tego układu. W trybie współpracy z mikrokomputerem informacje mogą być wpisywane i wypisywane z pamięci RAM, poprzez 8 bitową szynę systemową danych D/AN [0..7]. W tym rodzaju pracy wyjścia Q0..Q7 rejestru buforowego U9 są w stanie wysokiej impedancji, odizolowując układ rejestru aproksymacyjnego U8, od pozostałej części układu. Przebiegi czasowe sygnałów, związane z pojedynczym pomiarem napięcia echa przedstawiono na rys. 9. Sygnał analogowy echa



Rys. 9. Przebiegi czasowe występujące w zespole pomiarowym, związane pojedynczym pomiarem

na wejściu "IN A" (rys.8), otrzymany z wyjścia korektora układu liniowego odbiornika, podany jest na wejście układu próbkująco-pamięciowego (amplifier sample-hold) i następnie poprzez rezystor R17, na wejście IQUT\ przetwornika D/A U10 i wejście "-" komparatora U12 (MAB 360). Dla zakresu

pomiarowego ± 5 V wartość rezystora R17 wynosi 5 k Ω . Sygnał HOLD w fazie testu otwiera układ próbkująco-pamiętający U15. Tylna zbocze impulsu HOLD wprowadza "0" logiczne na wyjście Q przerzutnika U6 (UCY 7474), a sygnał ten podany na wejście S układu rejestru aproksymacyjnego U8 (MHB 1502), powoduje rozpoczęcie pojedynczego pomiaru (moment czasu "tp"). Sygnał z wyjścia rejestru aproksymacyjnego U8--CC\ jest wprowadzany w stan "1" log. Po siedmiu taktach generatora kwarcowego (częstotliwość FGP: 4,915 MHz) zostają ustalone stany logiczne na wyjściach Q0..Q7 rejestru aproksymacyjnego U8; określające cyfrowo wielkość mierzonego napięcia echa. Sygnały z wyjść rejestru aproksymacyjnego poprzez rejestr buforowy U9, są podawane na wejścia B1..B7 układu przetwornika D/A U10 (MDAC 08) oraz na wejścia D0..D7 układów pamięci RAM U3, U4. Z wyjścia IOUT\ przetwornika D/A (U10) sygnał jest podawany na wejście "-" szybkiego komparatora U12 (MAB 360). Czas propagacji sygnału w tym komparatorze wynosi 13 ns. Sygnał z wyjścia komparatora U12, w konwencji odpowiadającej poziomom logicznym układów TTL, jest przekazywany na wejście sterujące D rejestru aproksymacyjnego U8.

Napięcie wzorcowe $+10$ V, wymagane do prawidłowej pracy przetwornika D/A (U10) jest podawane ze źródła napięcia odniesienia U11 (MAB 01). Wartość tego napięcia oraz wartości rezystorów R1, R2, R3 i R4 decydują o zakresach prądów płynących na wyjściach IOUT i IOUT\. Zakres mierzonych napięć wejściowych U_x określa wartość rezystora R17, zaś zakres napięć wyjściowych z przetwornika U_x - wartość rezystora R16. Wartość prądów $I_{o\}$, $I_{o\}$ płynących odpowiednio na wyjściach IOUT\ i IOUT układu U10 wyrażają się zależnościami:

$$I_{o\} = U_{ref}/10K(R1) + U_x/5K(R1') - I_b,$$

gdzie: U_{ref} - napięcie odniesienia układu U11,

U_x - napięcie wejściowe, podawane z wyjścia układu próbkująco-pamiętającego (U13),

I_b - prąd wejściowy komparatora.

$$I_o = U_{ref}/10K(R3) + U_x /5K(R16) - I_k,$$

gdzie: $U_x \setminus$ - napięcie na wyjściu wzmacniacza operacyjnego U14,

I_k - prąd kompensacyjny wzmacniacza operacyjnego U14 (głównie płynący przez rezystor R10),

Należy zaznaczyć, że wartości I_b , I_k są stosunkowo małe i można je pominąć. Między prądami I_o i $I_o \setminus$ występuje zależność:

$$I_o = I_c - I_o \setminus, \text{ zaś:}$$

$$I_o = I_{ref} [B_1/2 + B_2/4 + B_3/8 + B_4/16 + B_5/32 + B_6/64 + + B_7/128 + B_8/256]$$

gdzie: $I_{ref} \approx 2 \text{ mA}$.

Po przekształceniach ww. wyrażeń i przy założeniu kompensacji prądów I_b , I_k otrzymuje się:

$$U_x \setminus /5K = - U_x /5K, \text{ stąd: } U_x \setminus = - U_x.$$

Napięcie $U_x \setminus$, otrzymane na wyjściu wzmacniacza operacyjnego U14(MAB 357) (uzyskane z przetwornika D/A) jest równe co do wartości bezwzględnej napięciu mierzonemu i jest przesunięte względem niego w fazie o 180 stopni (co było celem tej realizacji układowej). W tablicy 1 pokazano, dla zakresu napięć mierzonych $\pm 5 \text{ V}$, zależność napięć i prądów na wyjściach analogowych przetwornika od sygnałów cyfrowych podanych na wejścia B1..B8 przetwornika.

W fazie normalnej pracy napięcie echa U_x wraz z sygnałem użytecznym U_b z wejścia "IN/A", jest podawane przez rezystor R11 (3 Kom) na wejście "-" układu sumującego

Przetwornik D/A

B1	B2	B3	B4	B5	B6	B7	B8	I_Q [mA]	I_c [mA]	U_x [V]	U_x [V]
1	1	1	1	1	1	1	1	1.992	0.000	-5.0	+5.0
1	0	0	0	0	0	0	1	1.008	0.984	-0.080	+0.080
1	0	0	0	0	0	0	0	1.000	1.000	-0.000	+0.000
0	0	0	0	0	0	0	1	0.008	1.984	+4.920	-4.920
0	0	0	0	0	0	0	0	0.000	1.992	+4.960	-4.960

U15(MAB 357) wzmacniacza operacyjnego, pracującego w układzie odwracającym. Na to samo wejście "-" wzmacniacza sumującego U15 jest podane napięcie U_x , otrzymane z wyjścia przetwornika D/A, po przejściu przez wzmacniacz operacyjny U14 (MAB 357). Napięcie będące sumą napięć: wejściowego z wejścia "IN A" ($U_x + U_b$) oraz napięcia, z wyjścia układu U14: U_x , na wyjściu wzmacniacza operacyjnego U15 osiąga wartość napięcia U_b i z wyjścia "OUT A" jest podane na układy filtrów dolnoprzepustowych, a następnie komparator, znajdujące się poza opracowanymi pakietami, w części modułowej urządzenia.

Zespół współpracy z mikrokomputerem AMSTRAD CPC 6128, znajduje się w pakiecie TLUMIKSA i posiada wszystkie układy niezbędne do zapewnienia właściwej współpracy pakietów cyfrowego tłumika echa z mikrokomputerem. Mikrokomputer 8-bitowy AMSTRAD CPC 6128 ma gnieздо rozszerzające (expansion socket), które pozwala na dołączenie do magistral systemowych mikroprocesora mikrokomputera AMSTRAD (Z-80) odpowiednich sygnałów z pakietu TLUMIKSA. Wykorzystano możliwości dodatkowego adresowania urządzeń zewnętrznych, poprzez wykorzystanie następujących adresów (adresy w kodzie szesnastkowym):

F8EX, gdzie $X = 0 \dots 9$ i F8FY, gdzie $Y = 0 \dots F$.

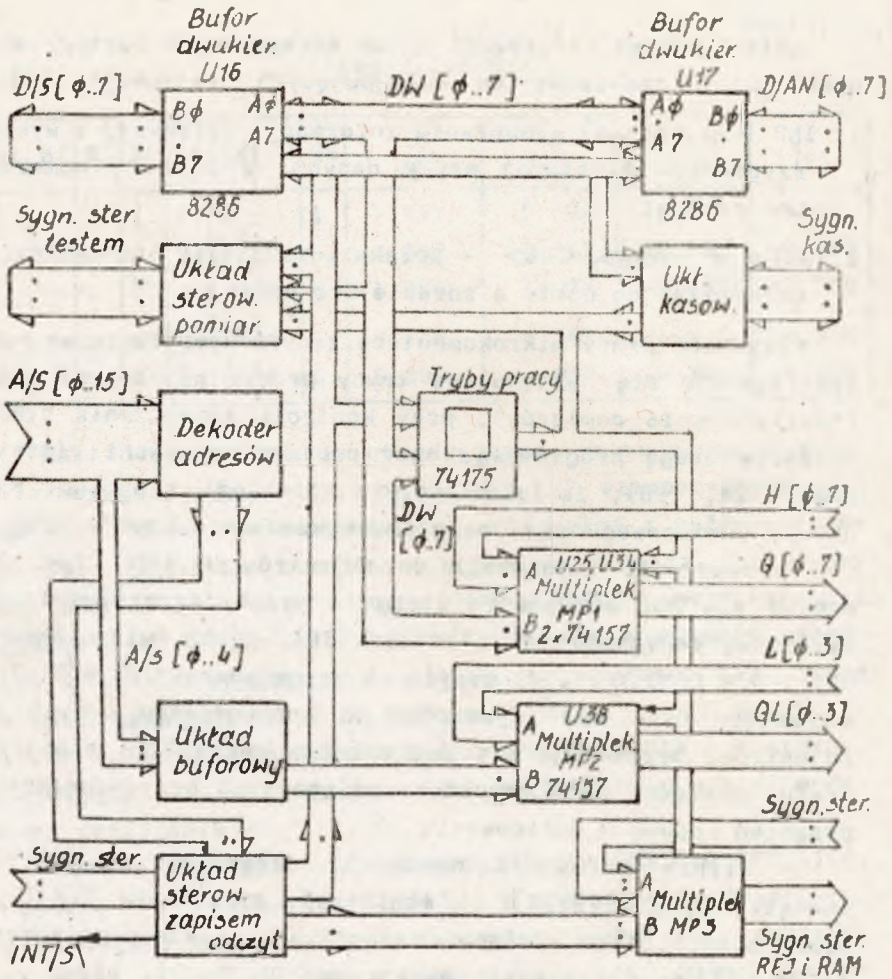
Zapis i odczyt informacji z tak adresowanych portów, odbywa się z zastosowaniem następujących instrukcji [1]:

1. INP (<nr portu>) - pobranie informacji cyfrowej, z wykorzystaniem 8-bitowej szyny danych, z portu o numerze <nr portu>;
2. OUT (<nr portu>, <LC>) - przekazanie liczby <LC> (liczba całkowita) do portu o adresie <nr portu>.

Przy współpracy mikrokomputera z cyfrowym tłumikiem echa, wykorzystuje się następujące tryby pracy: pojedynczy test (realizacja 16 pomiarów), przy kontroli zakończenia cyklu pomiarów drogą programową, bądź poprzez przerwania (tryby pracy T2A, T2B), zapis i odczyt informacji z pamięci RAM układu pomiarowego oraz programowe kasowanie trybów pracy.

Wprowadzenie informacji do rejestrów U1, U2 (rys. 8) odbywa się pod adresem F8F2, przez przekazanie magistralą systemową danych D/S [0..7] (rys. 10), przez multipleksery U25 i U34 (2*UCY 74157) danych na szynę wewnętrzną Q [0..7], a następnie do ww. rejestrów. Po wprowadzeniu danych do rejestrów, przekazuje się pod adresem portu F8F1 start do testu. Dokładny opis procedur postępowania przy współpracy urządzeń podano w opracowaniu 3.

W trybie pracy T3 następuje dołączenie magistrali wewnętrznej D/AN [0..7] do magistrali systemowej D/S [0..7] oraz dolnych bitów adresowych magistrali systemowej adresu A/S [0..3] do magistrali wewnętrznej QL [0..3], połączonej bezpośrednio z 4 dolnymi bitami adresu pamięci RAM. W trybach pracy T2, T3 następuje dołączenie sygnałów sterujących do rejestrów U1, U2 i do pamięci RAM oraz odpowiednie występowanie układów pomiarowych. Można także programowo kasować tryby pracy oraz rejestry, znajdujące się w pakietach. Opracowano odpowiedni algorytm pracy, uwzględniający różne tryby współpracy urządzeń. Na podstawie tego algorytmu napisano odpowiedni program w języku BASIC mikrokomputera AMSTRAD CPC 6128. Program ten został uruchomiony i przebadany.



Rys. 10. Schemat ogólny zespołu współpracy z mikrokomputerem AMSTRAD CPC 612B

Po wyzerowaniu programowym układu możliwa jest praca z pojedynczą, wybraną sekwencją pomiarów, bądź praca ciągła, prowadząca się do realizacji 256 cykli pomiarowych. W programie są realizowane podstawowe podprogramy: zerowania, wprowadzania danych do rejestrów U1, U2, startu do pomiarów, sprawdzania zakończenia pojedynczej sekwencji pomiarów, pobierania wyników 16 pomiarów z pamięci RAM do tablicy wyników, przetworzenia wyników pomiarowych, umiesz-

czenia przetworzonych wyników pomiarowych w pamięci RAM pakietu TLUMIKSA. Dodatkowo opracowano podprogramy pomocnicze, takie jak: wyświetlanie przetworzonych danych oraz wyświetlanie wykresów czasowych przetworzonych danych. W programie istnieje możliwość wydruku pojedynczych sekwencji pomiarowych oraz odpowiadających im przebiegów napięcia. Mierzone i przetworzone dane mogą być zapisywane w odpowiednich plikach na 3 calowych dyskietkach, stosowanych w mikrokomputerze AMSTRAD.

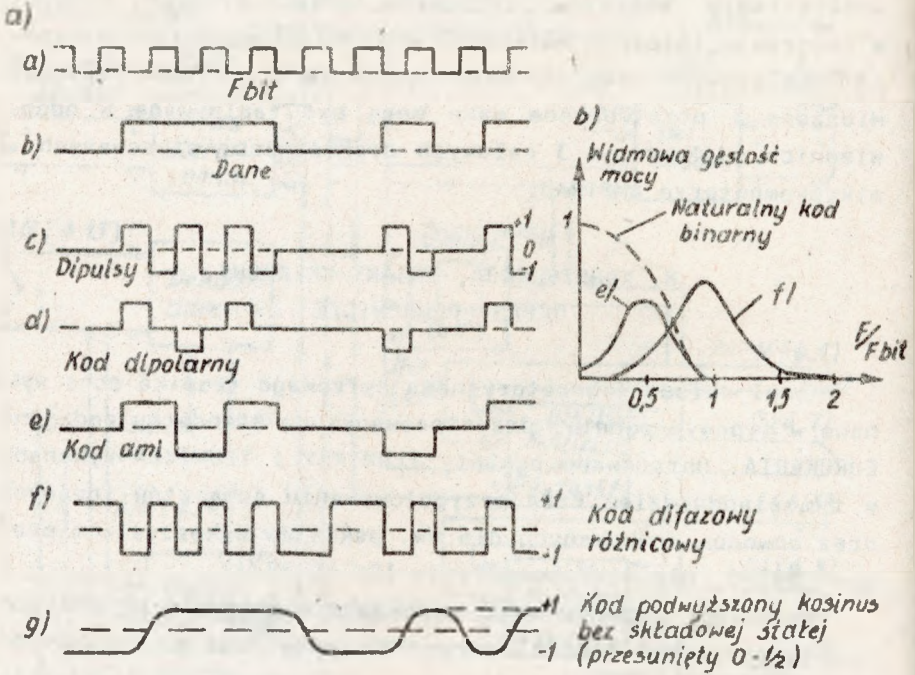
8. KONSTRUKCJA, ZMIANY UKŁADOWE, UKŁADY POMOCNICZE

Model układu laboratoryjnego cyfrowego tłumika echa wykonano w typowym panelu, przystosowanym do standardu podwójna EUROKARTA. Opracowane pakiety TLUMIKCY i TLUMIKSA wykonano w tym standardzie. Przy przygotowywaniu schematów ideowych oraz obwodów drukowanych dla ww. pakietów wykorzystano program ORCAD, dla mikrokomputerów IBM PC XT/AT.

Na skutek niemożliwości uzyskania w układzie próbkująco-pamięciowym MAB 398(U13 - rys. 8), przy zadanej dokładności czasu próbkowania poniżej 1 μ s, zdecydowano się na zrealizowanie układu przy szybkości 4800 bit/s. Układami, które zapewniały wymagany czas próbkowania poniżej 1 μ s, były układy próbkujące firm amerykańskich ANALOG DEVICES i BURR-BROWN: AD58M-5 i SHC 803BM (o czasach próbkowania rzędu 350 ns), ale ceny tych układów (powyżej 300 dolarów USA) przekreśliły zakup tych układów.

Zastosowanie kodu binarnego naturalnego z dekady "DZL2" (rys. 6) nie zdało egzaminu, gdyż występowanie składowych stałych i składowych o bardzo niskich częstotliwościach (patrz rys. 11) oraz stanów przejściowych w układach wejściowych nadajnika spowodowało, że mierzone napięcie echa było zależne od "historii" większej niż 8 bitów poprzedzających pomiar. W związku z tym użyto odpowiedniego generatora słów 8 bitowych. W układzie tego generatora 8 bitowe

słowa wysyłane w tor są pobierane z pamięci programowalnej EPROM, a następnie przekształcane z postaci równoległej na szeregową.



Rys. 11. Różne rodzaje modulacji

a) zasada modulacji; b) rozkład widma mocy w funkcji częstotliwości

9. WYNIKI POMIARÓW

Stosując takie przyrządy, jak: konwerter podstawowy, detektor elementów błędnych oraz linię sztuczną wykonano podstawowe pomiary. Jako nadajnik sygnałów danych zastosowano na odległym końcu toru synchroniczny konwerter podstawowy SKP 600/9600 opracowany w It. Zamiast toru wykorzystano linię sztuczną. Jako odbiornik zastosowano detektor elementów błędnych DEB3 (produkcji PZT). Detektor ten podłączono do wyjścia komparatora, znajdującego się w części

odbiorczej modemu. Pakiety TŁUMIKCY i TŁUMIKSA zostały dołączone do odpowiednich przekrojów modemu odbiorczego. W modemie tym ustawiono odpowiednio częstotliwości graniczne filtrów dolnoprzepustowych, tak w części nadawczej jak i odbiorczej, oraz ustawiono na odpowiednią wartość wzmocnienie wzmacniacza odbiorczego [3]. Amplituda napięcia nadawanego przez nadajnik na odległym końcu została ustawiona na 1,5 V. W generatorze słów 8 bitowych zastosowano następujące zestawy kodów (poprzez odpowiednie zaprogramowanie pamięci EPROM): naturalny kod binarny T0 (występują wszystkie kombinacje kodów), specjalne kody T1, T2, opracowane w Z-16 It (zał. 9.1 i zał. 9.3 w opracowaniu [3]) oraz kod binarny o wypełnieniu 1:1 (T3). Wyniki pomiarów, sprawdzające się do określenia zasięgów transmisji, podano w tablicy 2. Ponieważ testy T2 i T3 można uznać za testy bardzo specyficzne, zasięg docelowy można oszacować na ok. 15 km (test T1).

Tablica 2

Wyniki pomiarów

Lp.	Oznaczenie testu	Zasięg	Uwagi
1.	T0	14 km	naturalny kod binarny
2.	T1	15 km	oprac. Z-16 It
3.	T2	17 km	oprac. Z-16 It
4.	T3	20 km	kod o wypełnieniu 1:1

10. UWAGI KOŃCOWE

W cyfrowym tłumiku echa przy nadawaniu sekwencji pewnych kodów, np. naturalnego kodu binarnego (bezpośrednio z dzielników binarnych), przy większych długościach toru (> 5 km) odpowiedź na wysyłane do toru 8 bitowe słowa zależy od "historii" większej niż 8 bitów. Szczególnie mocno zjawisko to występuje przy wysyłaniu w tor kodów o długim wypełnie-

niu "0" lub "1", np. 8:0, 7:1. Pojawiają się wtedy na wyjściu filtra odbiorczego modemu składowe wolnozmiennie, o okresach większych od 2 ms, pogarszające odbiór sygnałów użytecznych. Zjawisko to wiąże się z tym, że widmo częstotliwościowe pewnych kodów zawiera przebiegi składowe o przebiegach wolnozmiennych, a nawet składowe stałe (rys. 11b).

W sygnale nadawanym niedopuszczalne powinny być długie ciągi elementów binarnych o jednakowych poziomach. Sygnał liniowy nie powinien zawierać składowej stałej, a jego bieżąca suma cyfrowa (określona jako suma wartości cyfrowych jego elementów) powinna mieć wartość jak najmniejszą. Wahań tej bieżącej sumy cyfrowej powinny być też małe (co oczywiście związane jest z wartościami bieżącej sumy cyfrowej), gdyż wtedy składowe wolnozmiennie są małe. Zastosowanie modulacji cząstkowych [5], w której sygnały nie zawierają składowych stałych, realizują te postulaty. W zakresie kodów ternarnych (trójwartościowych: 1, -1 i stan naturalny 0) i binarnych (1 i -1 pokazanych na rys. 11a, szczególnie korzystne wydają się modulacja dipulsami bądź modulacja bipolarna (rys. 11a fragment c/ i d/). We fragmencie e/ tego rysunku przedstawiono modulację AMI (Alternating Mark Inversion) posiadającą bardzo dobre właściwości widmowe i stosunkowo prostą realizację układową [2]. Ten typ modulacji jest podobny do modulacji dipulsami, tylko że czas trwania impulsów w modulacji AMI jest większy i równy odstępom jednostkowym. Bardzo korzystna pod względem odporności na zakłócenia i wartości bieżącej sumy cyfrowej jest modulacja różnicowym kodem difazowym, opisana w opracowaniu [6] - rys. 11a, fragment f/. Zasada kodowania według tego kodu polega na względnej zmianie fazy kodu w środku elementu "0", oraz pozostawieniu fazy sygnału bez zmiany dla "1". Na końcu (fragment g/ na rysunku 11), przedstawiono kod wykorzystujący sygnał podwyższonego kosinusa, bez składowej stałej. Korygując ten ostatni sygnał,

w części nadawczej modemu, tak by uwzględniał tłumienność i opóźność toru, wg doświadczeń uzyskanych w Z-16 It, można uzyskać stosunkowo duże powiększenie zasięgu transmisji. Praktyczna realizacja układowa sprowadza się do wytworzenia odpowiedniego generatora przebiegu napięcia wysyłanego w tor, adresowanego "historią" nadawanych wcześniej elementów danych.

Oczywiście zasięg transmisji związany jest, przy określonej tłumienności toru i jego opóźności, rozdzielczością przetwornika. I tak przy rozdzielczości przetwornika A/C równej 8 bitów (skok kwantyzacji wynosi 256) właściwą kompensację echa można osiągnąć tylko dla mniejszych zasięgów. Przy dalszym zwiększeniu zasięgu transmisji należałoby zastosować przetwornik o większej rozdzielczości, np. 12 bitowy. Wiąże się to wydłużeniem czasu trwania pojedynczego pomiaru, który jest parametrem bardzo krytycznym w tym rozwiązaniu. Wydaje się bardziej celowe kaskadowe połączenie dwóch 8 bitowych przetworników A/C i podział fazy testu na dwa fragmenty: pomiar zgrubny napięcia echa i pomiar dokładny. W tej drugiej części pomiaru, napięcie echa dostarczane do pomiaru, byłoby zmniejszone o pomierzoną w pierwszej części pomiaru wartość zgrubną napięcia echa. Sumaryczny czas pomiaru zwiększyłby się dwukrotnie, ale nie jest on parametrem krytycznym, przy takiej realizacji układowej.

WYKAZ LITERATURY

BIBLIOTEKA

Instytutu Łączności

№ 5-10063

1. Amstrad CPC 6128. User Instruction.
2. Baran Z., Dąbrowski A., Włoztowski K.: Koncepcja i model laboratoryjny kompensatora echa dla szybkiej dwupleksowej transmisji danych na łączach naturalnych. KST'89, E-36, str. 320. Akademia Techniczno-Rolnicza w Bydgoszczy, 6-8 września 1989.

3. Kotlewski H.: Model laboratoryjny cyfrowego tłumika echa dla cyfrowej transmisji dwukierunkowej w łączu jednorodnym. Opracowanie IŁ Z-16, Warszawa 1989.
4. Makowski M.S.: Elektroniczny równoważnik toru telefonicznego. KST'89, E-12, str. 98. Akademia Techniczno-Rolnicza w Bydgoszczy, 6-8 września 1989.
5. Praca zbiorowa pod kierunkiem Z. Barana: Podstawy transmisji danych WKŁ, Warszawa 1982.
6. Stańczak A.: Zastosowanie kodu dwufazowego różnicowego do transmisji sygnałów cyfrowych. KST'89, E-18, str. 142. Akademia Techniczno-Rolnicza w Bydgoszczy, 6-8 września 1989.
7. Verhoeck N.A.M., Van Den Elzen H.C.: Digital Echo Cancellation for Baseband Data Transmission. IEEE Transaction on Acoustics Speech and Signal Processing, vol. ASSP-27, December 1979.

Biblioteca

IL

S-10063